

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Problem Image Mailbox.**

⑬ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ Off nlegungsschrift  
⑪ DE 4008624 A1

⑳ Aktenzeichen: P 40 08 624.0  
㉑ Anmeldetag: 17. 3. 90  
㉒ Offenlegungstag: 11. 10. 90

⑤ Int. Cl. 5:  
H 01 L 21/90

H 01 L 21/60  
H 01 L 27/04  
H 01 L 49/00  
H 01 L 23/50  
G 03 F 7/00  
H 05 K 13/04  
H 05 K 1/14

DE 4008624 A1

⑳ Unionspriorität: ㉑ ㉒ ㉓  
14.12.89 US 452110

㉔ Innere Priorität: ㉕ ㉖ ㉗  
05.04.89 DE 39 10 910.0

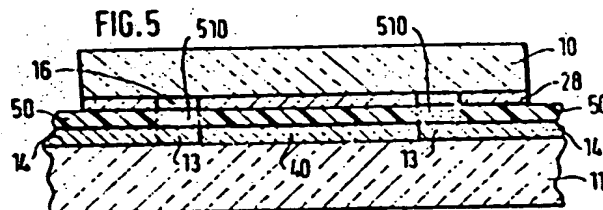
㉘ Anmelder:  
Robert Bosch GmbH, 7000 Stuttgart, DE

㉙ Erfinder:  
Seipfer, Dieter, Dipl.-Phys. Dr., 7410 Reutlingen, DE

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ Verfahren zur Herstellung einer hybriden Halbleiterstruktur und nach dem Verfahren hergestellte Halbleiterstruktur

Es wird ein Verfahren zur Herstellung einer hybriden Halbleiterstruktur und eine nach dem Verfahren hergestellte hybride Halbleiterstruktur vorgeschlagen. Die zusammengesetzte hybride Halbleiterstruktur enthält ein Trägerplattensubstrat (11) mit einer Vielzahl von Trägeranschlußflecken (13) und ein Halbleiterchip- oder Halbleiterwafersubstrat (10) mit einer Vielzahl von Chipanschlußflecken (16). Die Struktur ist gekennzeichnet durch eine Schicht (50) aus einem Kleber auf dem Trägerplattensubstrat (11), die durch in ihr im Bereich (510) über den Anschlußflecken (13) verteiltes elektrisch leitfähiges Pulver elektrisch leitend gemacht ist. Dabei sind die genannten Substrate (10, 11) mit den genannten Anschlußflecken (13, 16) einander gegenüberlegend und in elektrisch leitender Verbindung durch den genannten elektrisch leitenden Bereich (510) miteinander in Verbindung gebracht (Figur 5).



DE 4008624 A1

...the ... of ...  
...the ... of ...  
...the ... of ...  
...the ... of ...  
...the ... of ...

...the ... of ...  
...the ... of ...  
...the ... of ...  
...the ... of ...  
...the ... of ...

...the ... of ...  
...the ... of ...  
...the ... of ...  
...the ... of ...  
...the ... of ...

...the ... of ...  
...the ... of ...  
...the ... of ...  
...the ... of ...  
...the ... of ...

## Beschreibung

## Stand der Technik

Die Erfindung betrifft ein Verfahren zur Herstellung einer hybriden Halbleiterstruktur nach der übereinstimmenden Gattung der beiden einander nebengeordneten unabhängigen Patentansprüche 1 und 17 sowie eine hybride Halbleiterstruktur nach der Gattung des unabhängigen Patentanspruchs 20.

Aus der US-PS 32 92 240 (siehe auch DE-PS 12 33 448) und aus der US-PS 33 03 393 sind bereits Verfahren zur Herstellung hybrider Halbleiterstrukturen nach der übereinstimmenden Gattung der beiden einander nebengeordneten unabhängigen Patentansprüche 1 und 17 bekannt. Die Kontaktierung eines Halbleiterchipsubstrats auf einem Trägerplattensubstrat wird hierbei jeweils durch Metallkugel-Kontakte gebildet, die mit den Chipanschlußflecken des Halbleiterchipsubstrats einerseits und mit den zugehörigen Trägeranschlußflecken des Trägerplattensubstrats andererseits jeweils unter Verwendung von Blei-Zinn-Weichlot verlötet sind.

Eine Weiterbildung dieses bekannten Verfahrens der sogenannten Flip-Chip-Technologie besteht nach der US-PS 35 17 279 (siehe auch DE-AS 16 27 762) darin, daß auf die Metallkugeln verzichtet wird und auf die Chipanschlußflecken und/oder auf die Trägeranschlußflecken eine Weichlotschicht aufgebracht wird und die hybride Halbleiterstruktur allein mit Hilfe dieser Weichlotschicht im Reflow-Solder-Verfahren zusammengelötet wird.

Des weiteren ist es aus der DE-AS 16 14 374 bekannt, auf mindestens einen Teil der Oberfläche eines mit metallischen Anschlußflecken versehenen Halbleiterchipsubstrats eine Passivierungsschicht aufzubringen.

Der hauptsächlichste Nachteil der bekannten Verfahren der Flip-Chip-Technologie besteht darin, daß es schwierig ist, das Weichlot auf die Chipanschlußflecken und/oder auf die Trägeranschlußflecken in einer Menge aufzubringen und beim Aufschmelzen dort zu behalten, mit der einerseits eine zuverlässige mechanische und elektrisch leitende Verbindung zwischen den betreffenden Anschlußflecken erreicht wird, andererseits ein Kurzschluß einander benachbarter Anschlußflecken vermieden wird. Halbleiterchip- oder Halbleiterwafer-substrate mit sehr kleinflächigen und eng zueinander benachbarten elektrischen Anschlußflecken lassen sich deshalb nach den bekannten Verfahren der Flip-Chip-Technologie nur mit geometrischen Beschränkungen in einer hybriden Halbleiterstruktur unterbringen.

## Vorteile der Erfindung

Das erfindungsgemäße Verfahren mit den kennzeichnenden Merkmalen eines der beiden einander nebengeordneten unabhängigen Patentansprüche 1 oder 17 hat demgegenüber den Vorteil, daß auch Halbleiterchip- oder Halbleiterwafer-substrate mit sehr kleinflächigen und eng zueinander benachbarten elektrischen Anschlußflecken ohne geometrische Beschränkungen in einer hybriden Halbleiterstruktur untergebracht werden können. Weiterbildungen des Verfahrens nach den beiden unabhängigen Patentansprüchen 1 und 17 ergeben sich aus den Unteransprüchen 2 bis 16 bzw. aus den Unteransprüchen 18 und 19.

Eine nach dem erfindungsgemäßen Verfahren herge-

stellte hybride Halbleiterstruktur ist durch den unabhängigen Patentanspruch 20 und durch die auf ihn zurückbezogenen Unteransprüche 21 bis 27 gekennzeichnet.

Bei dem erfindungsgemäßen Verfahren erlaubt es die Verwendung der fotohärtbaren Klebeschicht und deren Strukturierung mit Hilfe der Fotomaskierungstechnik, daß eine Strukturierung der Klebeschicht mit Mitteln ausgeführt werden kann, die in der Technologie der monolithisch integrierten Halbleiterschaltungen üblich sind, so daß Strukturen der Klebeschicht mit Toleranzen im Bereich bis zu 1 µm erreicht werden können. Durch minimalen Kleberüberstand besteht nur eine geringe Gefahr für Kleber- und Metallverschleppung. Die Positionierung des Halbleiterchip- oder Halbleiterwafer-substrats relativ zum Trägerplattensubstrat kann mit Bestückungsautomaten vorgenommen werden, die aufgrund geeigneter optischer Verfahren Toleranzen kleiner als 20 µm ermöglichen. Die Flächenausdehnung der Anschlußflecken der beiden Substrate kann jeweils auf einen Durchmesser reduziert werden, der bis unter 50 µm liegt, wobei die Abstände Mitte/Mitte der Anschlußflecken bis unter 100 µm liegen können.

## Zeichnung

Anhand der Zeichnung wird die Erfindung näher erläutert. Es zeigen:

Fig. 1 einen Teil einer bekannten, in Flip-Chip-Technologie ausgeführten hybriden Halbleiterstruktur in vereinfachter Darstellung im Schnitt.

Fig. 2 einen Ausschnitt aus einer erfindungsgemäßen hybriden Halbleiterstruktur in perspektivischer Darstellung vor dem Aufsetzen des Halbleiterchip- oder Halbleiterwafer-substrats auf das Trägerplattensubstrat.

Fig. 3 eine Schnittdarstellung eines für die Kontaktierung vorbereiteten Trägerplattensubstrats mit ganzflächig aufgetragener Klebeschicht, in die im Bereich der Anschlußflecken ein Metallpulver eingerüttelt worden ist.

Fig. 4 eine Schnittdarstellung eines für die Kontaktierung vorbereiteten Halbleiterchip- oder Halbleiterwafer-substrats mit ganzflächig aufgetragener Klebeschicht, in die im Bereich der Anschlußflecken ein Metallpulver eingerüttelt worden ist.

Fig. 5 einen Teil einer fertig verklebten erfindungsgemäßen hybriden Halbleiterstruktur, bei der die Klebeschicht auf das Trägerplattensubstrat aufgebracht worden ist.

Fig. 6 einen Teil einer fertig verklebten erfindungsgemäßen hybriden Halbleiterstruktur, bei der die Klebeschicht auf das Halbleiterchip- oder Halbleiterwafer-substrat aufgebracht worden ist.

## Beschreibung der Erfindung

Fig. 1 zeigt einen Ausschnitt aus der aus der US-PS 33 03 393 bekannten, in Flip-Chip-Technologie ausgeführten hybriden Halbleiterstruktur. Die Kontaktierung des Halbleiterchipsubstrats 10 auf dem Trägerplattensubstrat 11 ist hierbei durch Metallkugel-Kontakte 12 gebildet, die an den in Fig. 1 nicht dargestellten metallischen Anschlußflecken des Halbleiterchipsubstrats 10 angebracht sind. Die Metallkugel-Kontakte 12, die aus Blei-Zinn-Weichlot bestehen, sind mit den nicht dargestellten metallischen Chipanschlußflecken des Halbleiterchipsubstrats 10 und mit den zugeordneten metallischen Trägeranschlußflecken 13 des Trägerplattensub-

strats 11 unter Verwendung v n Blei-Zinn-Weicht 1 verlötet. Die metallischen Trägeranschlußflecken 13 stellen jeweils den Endbereich einer Leiterbahn 14 eines Schaltungsmusters dar, das auf das Trägerplattensubstrat 11 aufgebracht ist.

Fig. 2 zeigt einen Ausschnitt aus einer erfindungsgemäßen hybriden Halbleiterstruktur in perspektivischer Darstellung vor dem Aufsetzen des Halbleiterchip- oder Halbleiterwafersubstrats 10 auf das Trägerplattensubstrat 11, das in Pfeilrichtung A der Fig. 2 erfolgt. Mit gestricheltem Linienzug 10a ist hierbei auf dem Trägerplattensubstrat 11 diejenige Stelle angedeutet, auf der das Halbleiterchip- oder Halbleiterwafersubstrat 10 beim Aufkleben auf das Trägerplattensubstrat 11 positioniert wird. Das Substrat 10 gemäß Fig. 2 weist an seiner Unterseite eine Vielzahl von Chipanschlußflecken 16 auf, die in Fig. 2 ebenfalls gestrichelt angedeutet sind. Auf die die genannten Chipanschlußflecken 16 aufweisende Unterseite des Substrats 10 ist im Bereich außerhalb der Anschlußflecken 16 eine in Fig. 2 nicht dargestellte Passivierungsschicht aufgebracht. Die Trägeranschlußflecken auf dem Trägerplattensubstrat 11 sind in Fig. 2 wieder mit 13, die zugeordneten Leiterbahnen wieder mit 14 bezeichnet. Als Bestandteil eines Schaltungsmusters des Trägerplattensubstrats 11 ist in Fig. 2 bei 17 bzw. 18 ein Dickschichtwiderstand bzw. Dünnschichtwiderstand angedeutet. Auf das das Schaltungsmuster aufweisende Trägerplattensubstrat 11 ist im Bereich außerhalb der Trägeranschlußflecken 13 eine in Fig. 2 nicht dargestellte Passivierungsschicht aufgebracht. Um die elektrisch leitende Verbindung zwischen den metallischen Anschlußflecken 16 des Halbleiterchip- oder Halbleiterwafersubstrats 10 und den metallischen Anschlußflecken 13 des Trägerplattensubstrats 11 herstellen zu können, ist auf die Oberseite des Trägerplattensubstrats 11 ganzflächig eine in Fig. 2 nicht dargestellte, elektrisch isolierende, fotohärtbare Klebeschicht aufgebracht, die diese Oberseite vollständig bedeckt und in die im Bereich der Trägeranschlußflecken 13 jeweils ein elektrisch leitfähiges Material in Form eines Metallpulvers eingebracht ist. Die Bereiche dieser fotohärtbaren Klebeschicht, die sich außerhalb der Trägeranschlußflecken 13 befinden, sind vor dem Einbringen des elektrisch leitfähigen Materials mit Hilfe eines fotolithographischen Verfahrens, das weiter unten noch näher beschrieben wird, ausgehärtet worden, so daß in diese Bereiche das elektrisch leitfähige Material nicht eingebracht ist und diese Bereiche somit elektrisch isolierend geblieben sind.

Beim Aufsetzen des Halbleiterchip- oder Halbleiterwafersubstrats 10 auf das Trägerplattensubstrat 11 in der in Fig. 2 gestrichelt angedeuteten Lage wird die mechanische und elektrisch leitende Verbindung zwischen den metallischen Chipanschlußflecken 16 des Substrats 10 und den metallischen Trägeranschlußflecken 13 des Substrats 11 dadurch hergestellt, daß die genannten Anschlußflecken 16 und 13 jeweils mittels der nicht ausgehärteten Bereiche der Klebeschicht und dem darin enthaltenen elektrisch leitfähigen Material, das die elektrische Leitfähigkeit dieser Bereiche sicherstellt, miteinander verklebt werden.

In Fig. 3 ist ein Schnitt durch das Trägerplattensubstrat 11 der Fig. 2 dargestellt, der zwei einander benachbarte Trägeranschlußflecken 13 schneidet. Im Bereich außerhalb der Trägeranschlußflecken 13 ist auf das Trägerplattensubstrat 11 ganzflächig eine Passivierungsschicht 40 aufgebracht. Da die Oberfläche der aus Aluminium bestehenden Anschlußflecken 13 nur be-

schränkt elektrisch leitend ist, sind die Anschlußflecken 13 nach dem Aufbringen der Passivierungsschicht 40 mit Deckschichten 13' aus Nickel und/oder Silber und/oder Gold versehen worden, die die Anschlußflecken 13 vorzugsweise derart verstärken, daß sie über die Passivierungsschicht 40 hinausragen. Auf das das Schaltungsmuster tragende, mit der Passivierungsschicht 40 versehene Trägerplattensubstrat 11 ist ganzflächig eine elektrisch isolierende, fotohärtbare Klebeschicht 50 aufgebracht, die mit Hilfe der Fotomaskierungstechnik im Bereich außerhalb der Anschlußflecken 13 belichtet und dadurch ausgehärtet worden ist. Die Bereiche 51 der Klebeschicht 50, die sich auf den Anschlußflecken 13 befinden, sind dagegen nicht belichtet worden und damit klebrig geblieben. In diese Bereiche 51 ist ein elektrisch leitfähiges, aus einem Metall, vorzugsweise aus Silber bestehendes Material 51' eingerüttelt worden.

Dadurch haben die Bereiche 51 eine Volumenvergrößerung erfahren. Außerdem sind die so ausgewölbten Bereiche 51 durch das eingebrachte elektrisch leitfähige Material 51' elektrisch leitend gemacht worden.

Der Aufbau eines bei dem erfindungsgemäßen Verfahren einsetzbaren Halbleiterchip- oder Halbleiterwafersubstrats 10 wird aus Gründen der Vereinfachung der Darstellung anhand der Fig. 4 am Ausführungsbeispiel eines Halbleiterchipsubstrats erläutert, das als in Planartechnik ausgeführter bipolarer Leistungstransistor ausgebildet ist. Die Erfindung ist jedoch keineswegs auf ein Verfahren zur Herstellung einer hybriden Halbleiterstruktur mit einem derart ausgebildeten Halbleiterchipsubstrat beschränkt. Die Erfindung ist vielmehr dazu geeignet und dient gerade dem Zweck, die bekannten Verfahren der Flip-Chip-Technologie so abzuwandeln, daß sie auf hybride Halbleiterstrukturen ausgedehnt werden können, die Halbleiterchip- oder Halbleiterwafersubstrate mit sehr feingliedrigen Anordnungen hochintegrierter Halbleiterschaltungen mit einer Vielzahl eng zueinander benachbarter metallischer Anschlußflecken enthalten.

In einen scheibenförmigen, aus einkristallinem Silizium bestehenden Halbleiterkörper 19 eines bestimmten Leitfähigkeitstyps ist von seiner Oberseite her eine Basiszone 20 mit zum Halbleiterkörper entgegengesetztem Leitfähigkeitstyp und in diese Basiszone hinein eine Emitterzone 21 vom Leitfähigkeitstyp des Halbleiterkörpers eindiffundiert. Darüber hinaus ist in dem Halbleiterkörper 19 ringförmig um die Basiszone 21 herum eine Kollektoranschlußdiffusionszone 22 ausgebildet, die gleichzeitig mit der Emitterzone 21 eindiffundiert wird. Als Folge dieser Diffusionsprozesse ist an der genannten Oberseite des Halbleiterkörpers 19 eine Siliziumdioxidschicht 23 ausgebildet. Zur Kontaktierung der Basiszone 20 und der Emitterzone 21 sind in die Siliziumdioxidschicht 23 Kontaktfenster 24 bzw. 25 eingätzt. Das darüber hinaus noch notwendige weitere Kontaktfenster zur Kontaktierung der Kollektoranschlußdiffusionszone 22 ist in der Schnittdarstellung der Fig. 4 nicht dargestellt, da es in einer anderen Ebene als die beiden vorerwähnten Kontaktfenster liegt. Auf den mit der die genannten Kontaktfenster aufweisenden Siliziumdioxidschicht 23 versehenen Halbleiterkörper 19 ist an der genannten Oberseite ein Netzwerk von Leiterbahnen aufgebracht.

Als Bestandteil dieses Netzwerks von Leiterbahnen ist in Fig. 4 eine aus Aluminium bestehende Leiterbahn 26, die zum Anschluß der Basiszone 20 dient, und eine aus Aluminium bestehende Leiterbahn 27, die zum Anschluß der Emitterzone 21 dient, dargestellt.

Die Leiterbahn 26 führt von dem Kontaktfenster 24, wo sie auf der Basiszone 20 aufliegt, über die Siliziumdioxidschicht 23 bis zu einer Stelle, die zum äußeren Anschluß der Basiszone 20 dient, und bildet dort einen Chipanschlußfleck 16 für diesen äußeren Basisanschluß. Die Leiterbahn 27 führt von dem Kontaktfenster 25, wo sie auf der Emitterzone 21 aufliegt, über die Siliziumdioxidschicht 23 bis zu einer Stelle, die zum äußeren Anschluß der Emitterzone 21 dient, und bildet dort einen weiteren Chipanschlußfleck 16, der für den äußeren Emitterschluß bestimmt ist.

Auf den mit der Siliziumdioxidschicht 23 und dem Netzwerk von Leiterbahnen versehenen Halbleiterkörper 19 ist im Bereich außerhalb der Chipanschlußflecken 16 mit Hilfe der Fotomaskierungstechnik eine Passivierungsschicht 28 aufgebracht worden.

Da die Oberfläche der aus Aluminium bestehenden Chipanschlußflecken 16 nur beschränkt elektrisch leitend ist, sind die Chipanschlußflecken 16 nach dem Aufbringen der Passivierungsschicht 28 mit Deckschichten 16' aus Nickel und/oder Silber und/oder Gold versehen worden, die die Chipanschlußflecken vorzugsweise gerätverstärken, daß sie über die Passivierungsschicht 28 hinausragen. Auf die Oberseite des Halbleiterchipsubstrats 10 ist ganzflächig eine Klebeschicht 30 aus einem elektrisch isolierenden, fotohärtbaren Kleber aufgebracht. Im Bereich der Chipanschlußflecken 16, 16' ist in die Klebeschicht 30 jeweils ein elektrisch leitfähiges, aus einem Metall, vorzugsweise aus Silber bestehendes Material 31' eingebracht, das auch zu einer Volumengrößervergrößerung und damit zu einer Auswölbung 31 der Klebeschicht 30 im Bereich der Chipanschlußflecken 16, 16' führt.

Die Herstellung der erfindungsgemäßen hybriden Halbleiterstruktur geschieht, wenn die Klebeschicht nur auf das Trägerplattensubstrat 11 aufgebracht wird, in folgender Weise: Auf das mit dem Schaltungsmuster und der Passivierungsschicht 40 versehene Trägerplattensubstrat 11 wird ganzflächig eine elektrisch isolierende, fotohärtbare Klebeschicht 50 aufgebracht. Hierauf wird die Klebeschicht 50 mit Hilfe der Fotomaskierungstechnik derart belichtet, daß sie im Bereich außerhalb der Trägeranschlußflecken 13 aushärtet, im Bereich der Trägeranschlußflecken 13 dagegen feucht und damit klebrig bleibt. Anschließend wird auf das mit der teilweise ausgehärteten, teilweise feucht gebliebenen Klebeschicht 50 versehene Trägerplattensubstrat 11 das elektrisch leitfähige, vorzugsweise aus Silber bestehende Material in Pulverform aufgebracht und in die feucht gebliebenen, sich im Bereich der Trägeranschlußflecken 13 befindlichen Bereiche 31 der Klebeschicht 50 eingerüttelt. Schließlich wird auf das so vorbereitete Trägerplattensubstrat 11 das mit den Chipanschlußflecken 16 und der Passivierungsschicht 28 versehene Halbleiterchip- oder Halbleiterwafersubstrat 10 derart aufgesetzt, daß die genannten Chipanschlußflecken 16 mit den genannten Trägeranschlußflecken 13 mittels der durch das eingerüttelte elektrisch leitfähige Material 31' elektrisch leitend gemachten Bereiche 31 der Klebeschicht 50 verklebt werden, so daß elektrisch leitende Verbindungen 510 entstehen (Fig. 5).

Wird die Klebeschicht nur auf das Halbleiterchip- oder Halbleiterwafersubstrat 10 aufgebracht, so geschieht die Herstellung der erfindungsgemäßen hybriden Halbleiterstruktur in folgender Weise: Auf das mit den genannten Chipanschlußflecken 16 und der genannten Passivierungsschicht 28 versehene Halbleiterchip- oder Halbleiterwafersubstrat 10 wird zuerst ganzflächig

eine elektrisch isolierende, fotohärtbare Klebeschicht 30 aufgebracht. Hierauf wird die Klebeschicht 30 mit Hilfe der Fotomaskierungstechnik derart belichtet, daß sie im Bereich außerhalb der Chipanschlußflecken 16 aushärtet, im Bereich der Chipanschlußflecken 16 dagegen feucht und damit klebrig bleibt. Anschließend wird auf das mit der teilweise ausgehärteten, teilweise feucht gebliebenen Klebeschicht 30 versehene Substrat 10 das elektrisch leitfähige, vorzugsweise aus Silber bestehende Material in Pulverform aufgebracht und in die feucht gebliebenen, sich im Bereich der Chipanschlußflecken 16 befindlichen Bereiche 31 der Klebeschicht 30 eingerüttelt. Schließlich wird das so vorbereitete Halbleiterchip- oder Halbleiterwafersubstrat 10 auf ein zugehöriges, mit den genannten Trägeranschlußflecken 13 und der genannten Passivierungsschicht 40 versehenes Trägerplattensubstrat 11 derart aufgesetzt, daß die genannten Chipanschlußflecken 16 mit den genannten Trägeranschlußflecken 13 mittels der durch das eingerüttelte elektrisch leitfähige Material 31' elektrisch leitend gemachten Bereiche 31 der Klebeschicht 30 verklebt werden, so daß elektrisch leitende Verbindungen 310 entstehen (Fig. 6).

Die Erfindung ist nicht auf die in der Zeichnung dargestellten Ausführungsbeispiele hybrider Halbleiterstrukturen und auch nicht auf die anhand dieser Ausführungsbeispiele beschriebenen Herstellungsverfahren beschränkt.

Insbesondere kann auf das Aufbringen der Passivierungsschichten 28 und 40 verzichtet werden. Die mit Hilfe des fotolithographischen Verfahrens ausgehärteten, elektrisch isolierenden Bereiche der Klebeschicht 30 bzw. 50 übernehmen dann die Passivierungsfunktion.

Auch kann auf die Deckschichten 16' bzw. 13' verzichtet werden, wenn die metallischen Chipanschlußflecken 16 bzw. 13 ohne weitere Oberflächenveredelung hinreichend elektrisch leitend sind, beispielsweise selbst aus Nickel und/oder Silber und/oder Gold bestehen.

Das Trägerplattensubstrat 11 kann aus Aluminiumoxid ( $Al_2O_3$ ) oder aus Aluminiumnitrid (AlN) oder aus Glas oder aus Silizium bestehen. Im zuletzt genannten Falle kann das Trägerplattensubstrat 11 ein Halbleiterchip- oder ein Halbleiterwafersubstrat sein.

Die Verwendung einer elektrisch isolierenden, fotohärtbaren Klebeschicht und deren Strukturierung mit Hilfe der Fotomaskierungstechnik erlauben es, daß bei der Anwendung des erfindungsgemäßen Verfahrens eine Strukturierung der Klebeschicht mit Mitteln ausgeführt werden kann, die in der Technologie der monolithisch integrierten Halbleiterschaltungen üblich sind, so daß Strukturen der Klebeschicht mit Toleranzen im Bereich bis zu 1 µm erreicht werden können. Durch minimalen Kleberüberstand besteht nur eine geringe Gefahr für Kleber- und Metallverschleppung. Die Positionierung des Halbleiterchip- oder Halbleiterwafersubstrats relativ zum Trägerplattensubstrat kann mit Bestückungsautomaten vorgenommen werden, die aufgrund geeigneter optischer Verfahren Toleranzen < 20 µm ermöglichen. Die Flächenausdehnung der metallischen Anschlußflecken des Halbleiterchip- oder Halbleiterwafersubstrats und des Trägerplattensubstrats kann jeweils auf einen Durchmesser reduziert werden, der bis unter 50 µm liegt, wobei die Abstände Mitte/Mitte der Anschlußflecken bis unter 100 µm liegen können.

Im Rahmen der Erfindung liegt es auch, die Klebeschicht sowohl auf das Trägerplattensubstrat 11 als auch auf das Halbleiterchip- oder Halbleiterwafersubstrat 10 aufzubringen. In diesem Falle kann das elektrisch leitfähige

hige, vorzugsweise aus Silber bestehende pulverförmige Material in die nach der F tomaskierung und Belichtung feucht und klebrig gebliebenen Bereiche beider Klebeschichten eingebracht werden.

Nach dem Zusammenbau kann die zusammengesetzte hybride Halbleiterstruktur einer zusätzlichen Temperaturbehandlung unterworfen werden, die bei hohen Temperaturen ausgeführt wird. Durch eine derartige Nachbehandlung kann eine Nachhärtung der mindestens einen Klebeschicht erreicht werden.

Anstelle des verwendeten Metallpulvers 31' bzw. 51' kann auch ein anderes pulverförmiges elektrisch leitfähiges Material, beispielsweise Kohlepulver, verwendet werden, um die nach dem Belichten bzw. Bestrahlen klebrig gebliebenen Bereiche der elektrisch nichtleitenden Klebeschicht, die sich oberhalb der metallischen Anschlußflecken 16 bzw. 13 befinden, elektrisch leitfähig zu machen.

Auch ist es nicht notwendig, daß die beiden Substrate 10, 11 Verbindungsleitungen enthalten, die als metallische Leiterbahnen ausgebildet sind, die an den jeweiligen Oberflächen der Substrate verlaufen. Die Verbindungsleitungen können vielmehr auch "vergraben" angeordnet sein, beispielsweise in Form von Leiterbahnen (beim Trägerplattensubstrat 11) oder in Form von Diffusionszonen (beim Halbleiterchip- oder Halbleiterwafer-Substrat 10).

Wenn die elektrisch isolierende, photohärtbare Klebeschicht auf beide Substrate aufgebracht wird, kann sie auf einem der beiden Substrate unbelichtet bzw. unbestrahlt bleiben. In diesem Falle wird das elektrisch leitfähige Pulver nicht in diejenige Klebeschicht eingebracht, die unbelichtet bzw. unbestrahlt und damit ganzflächig klebrig geblieben ist. Beim Aneinanderdrücken der beiden Substrate wandert in diesem Falle das elektrisch leitfähige Material, das in die partiell belichtete bzw. partiell bestrahlte Klebeschicht eingebracht worden ist, im Bereich der Anschlußflecken in die angrenzende, durchgehend klebrig gebliebene Klebeschicht und macht diese dort elektrisch leitfähig. Diese Vorgehensweise hat den Vorteil, daß eine besonders große mechanische Festigkeit und eine besonders gute thermische Kopplung der zusammengesetzten hybriden Halbleiterstruktur erreicht wird (Anspruch 15).

#### Patentansprüche

1. Verfahren zur Herstellung einer hybriden Halbleiterstruktur mit einem Trägerplattensubstrat (11), einer Vielzahl von Trägeranschlußflecken (13) auf einer Oberfläche des genannten Trägerplattensubstrats (11), einem Halbleiterchip- oder Halbleiterwafer-Substrat (10), einer Vielzahl von Chipanschlußflecken (16) auf einer Oberfläche des genannten Halbleiterchip- oder Halbleiterwafer-Substrats (10), gekennzeichnet durch die folgenden Verfahrensschritte:

- a) Aufbringen einer elektrisch isolierenden, photohärtbaren Klebeschicht (30; 50) auf mindestens eine der beiden genannten Oberflächen des Trägerplattensubstrats (11) bzw. des Halbleiterchip- oder Halbleiterwafer-Substrats (10).
- b) Belichten der genannten mindestens einen Klebeschicht (30; 50) mit Hilfe der F tomaskierungstechnik derart, daß die Bereiche der genannten Klebeschicht (30; 50), die sich oberhalb der betreffenden Anschlußflecken (13, 16) befinden, unbelichtet bleiben, w bei die ge-

nannte Klebeschicht (30; 50) in den genannten Bereichen oberhalb der betreffenden Anschlußflecken (13, 16) klebrig und unausgehärtet bleibt.

c) Einführen eines elektrisch leitfähigen Pulvers (31'; 51') in die genannten klebrigen, unausgehärteten Bereiche der genannten elektrisch isolierenden Schicht (30; 50), die sich oberhalb der genannten Anschlußflecken (13, 16) befinden, um dadurch die genannten Bereiche elektrisch leitfähig zu machen.

d) Ausrichten der Anschlußflecken (13, 16) der genannten Substrate (11, 10) relativ zueinander und

e) Aneinanderdrücken der beiden Substrate (11, 10) derart, daß die genannten elektrisch leitfähigen klebrigen Bereiche oberhalb der betreffenden Anschlußflecken des genannten mindestens einen Substrats gegen die Anschlußflecken des anderen Substrats gedrückt werden, um dadurch die Anschlußflecken (16) des Halbleiterchip- oder Halbleiterwafer-Substrats (10) und die Anschlußflecken (13) des Trägerplattensubstrats (11) derart elektrisch aneinander anzuschließen, daß eine elektrisch leitende und mechanisch feste Verbindung zwischen den Trägeranschlußflecken (13) und den Chipanschlußflecken (16) gebildet wird.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der genannte Schritt des Einführens des elektrisch leitfähigen Pulvers in die genannten verbleibenden klebrigen Bereiche oberhalb der genannten Anschlußflecken (13, 16) das Aufbringen des genannten Pulvers auf die genannten Bereiche unter Vibration, Schütteln oder Zentrifugalkraft oder durch Einpressen während des Zusammenbaus umfaßt.

3. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß das genannte Pulver mindestens ein Metallpulver, vorzugsweise Silberpulver, enthält.

4. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß es den Schritt der Bildung einer Passivierungsschicht (28, 40) auf mindestens einer der genannten Oberflächen einschließt, wobei die entsprechenden Anschlußflecken (13, 16) der betreffenden Oberfläche frei von der Passivierungsschicht bleiben, und daß anschließend der genannte Schritt des Aufbringens der genannten elektrisch isolierenden, photohärtbaren Klebeschicht (30; 50) über die Passivierungsschicht (28, 40) erfolgt.

5. Verfahren nach Anspruch 1, bei welchem mindestens eines der genannten Substrate (11, 10) Leiterbahnen (14; 26, 27) enthält, die von den genannten Anschlußflecken (13; 16) auf der Oberfläche des betreffenden Substrats (11, 10) ausgehen, dadurch gekennzeichnet, daß es den Schritt der Bildung einer Passivierungsschicht (28, 40) auf der betreffenden Oberfläche und den betreffenden Leiterbahnen (14; 26, 27) einschließt, wobei die betreffenden Anschlußflecken (13, 16) frei von der Passivierungsschicht (28, 40) bleiben, und daß anschließend der genannte Schritt des Aufbringens der genannten elektrisch isolierenden, photohärtbaren Klebeschicht (30; 50) über die Passivierungsschicht (28, 40) erfolgt.

6. Verfahren nach Anspruch 1, bei welchem mindestens eines der genannten Substrate (11, 10) Leiterbahnen (14; 26, 27) enthält, die von den genannten



Anschlußflecken (13; 16) auf der Oberfläche des betreffenden Substrats (11, 10) ausgehen, dadurch gekennzeichnet, daß der genannte Schritt des Aufbringens der genannten elektrisch isolierenden, fotohärtbaren Klebeschicht (30; 50) das Aufbringen der genannten Klebeschicht (30; 50) auf die genannten Leiterbahnen (14; 26, 27) einschließt.

7. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der genannte Schritt des Ausrichtens der Anschlußflecken (13; 16) der genannten Substrate (11, 10) das Ausrichten der einander zugewandten Anschlußflecken (13, 16) mit einer Ausrichtungstoleranz von weniger als 20 µm einschließt.

8. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die genannte Klebeschicht (50) auf das Trägerplattensubstrat (11) aufgebracht wird.

9. Verfahren nach Anspruch 8, dadurch gekennzeichnet, daß es zusätzlich den Schritt des Aufbringens einer Passivierungsschicht (40) auf das genannte Trägerplattensubstrat (11) vor der Ausführung des genannten Schritts des Aufbringens der genannten isolierenden Klebeschicht (50) enthält, wobei die Anschlußflecken (13) unpassiviert bleiben, und daß es zusätzlich den Schritt der Passivierung der Oberfläche des Halbleiterchipsubstrats (10) enthält, wobei die darauf befindlichen Anschlußflecken (16) unpassiviert bleiben.

10. Verfahren nach Anspruch 8, dadurch gekennzeichnet, daß es den Schritt der Verstärkung der genannten Trägeranschlußflecken (13) durch ein Verstärkungsmaterial (13') mit einer Dicke enthält, die größer als die Dicke der genannten Passivierungsschicht (40) ist, wobei das genannte Verstärkungsmaterial wahlweise mindestens eines der Metalle Nickel, Silber, Gold enthält.

11. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die genannte Klebeschicht (30) auf das genannte Halbleiterchip- oder Halbleiterwafersubstrat (10) aufgebracht wird.

12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, daß es zusätzlich den Schritt der Passivierung der genannten Oberfläche des genannten Halbleiterchip- oder Halbleiterwafersubstrats (10) vor der Ausführung des genannten Schritts des Aufbringens der genannten Klebeschicht (30) enthält, wobei die Chipanschlußflecken (16) unpassiviert bleiben, und daß es des weiteren den Schritt der Verstärkung der genannten Chipanschlußflecken (16) durch ein Verstärkungsmaterial (16') mit einer Dicke enthält, die größer als die Dicke der genannten Passivierungsschicht (28) ist, wobei das genannte Verstärkungsmaterial wahlweise mindestens eines der Metalle Nickel, Silber, Gold enthält.

13. Verfahren nach Anspruch 1, bei welchem der genannte Schritt des Aufbringens des genannten elektrisch isolierenden, fotohärtbaren Klebers das Aufbringen des genannten Klebers sowohl auf das genannte Trägerplattensubstrat (11) als auch auf das genannte Halbleiterchip- oder Halbleiterwafersubstrat (10) enthält, dadurch gekennzeichnet, daß der genannte Schritt des Belichtens das Belichten von mindestens einer der beiden genannten Schichten (30; 50) enthält, wobei die Bereiche oberhalb der betreffenden Anschlußflecken (13, 16) der beiden genannten Substrate ungehärtet bleiben, und daß der genannte Schritt des Einführens eines elektrisch leitfähigen Pulvers das Einführen des ge-

nannten Pulvers in mindestens einen der genannten Bereiche über den betreffenden Anschlußflecken (13, 16) enthält.

14. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der genannte Schritt des Aneinanderdrückens des genannten Trägerplattensubstrats (11) und des genannten Halbleiterchip- oder Halbleiterwafersubstrats (10) so ausgeführt wird, daß Oberflächenkontakte über im wesentlichen die gesamten Oberflächen der betreffenden Substrate hergestellt werden, um eine zusammengesetzte Struktur zu bilden, die thermisch gekoppelt und außer für die genannten Anschlußflecken (13, 16) elektrisch isoliert ist.

15. Verfahren nach Anspruch 1, bei welchem die fotohärtbare Klebeschicht auf die Oberfläche beider Substrate (11, 10) aufgebracht wird, dadurch gekennzeichnet, daß der genannte Belichtungsschritt nur an der Oberfläche eines der beiden Substrate ausgeführt wird, wobei die gesamte Oberfläche der auf das andere Substrat aufgetragenen Klebeschicht ungehärtet und klebrig bleibt, und daß bei dem genannten Schritt des Aneinanderdrückens der beiden Substrate die Substrate mit den genannten Oberflächen miteinander in Kontakt gebracht werden, wobei die ungehärtete, klebrige Oberfläche des einen Substrats an den belichteten, ausgehärteten Oberflächenbereichen des anderen Substrats festklebt, um eine mechanisch und thermisch gekoppelte zusammengesetzte Struktur zu bilden.

16. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Teilchengröße des in die ungehärteten Bereiche der Klebeschicht oberhalb der genannten Anschlußflecken eingeführten elektrisch leitfähigen Pulvers in der Größenordnung zwischen 1 und 5 µm liegt.

17. Verfahren zur Herstellung einer hybriden Halbleiterstruktur mit einem Trägerplattensubstrat (11), einer Vielzahl von Trägeranschlußflecken (13) auf einer Oberfläche des genannten Trägerplattensubstrats (11), einem Halbleiterchip- oder Halbleiterwafersubstrat (10), einer Vielzahl von Chipanschlußflecken (16) auf einer Oberfläche des genannten Halbleiterchip- oder Halbleiterwafersubstrats (10), gekennzeichnet durch die folgenden Verfahrensschritte:

a) Aufbringen einer elektrisch isolierenden Schicht (30; 50) aus einem Material, das unter dem Einfluß von Strahlungsenergie von einem klebrigen in einen nicht klebrigen Zustand übergeht, auf die Oberfläche mindestens eines der beiden genannten Substrate (11, 10);  
b) selektives Bestrahlen des genannten Materials auf mindestens einem der beiden genannten Substrate (11, 10) zur Bildung einer nicht klebrigen Oberfläche im Bereich außerhalb der Anschlußflecken;

c) Einführen eines elektrisch leitfähigen Pulvers in die klebrig gebliebenen Bereiche der genannten elektrisch isolierenden Schicht (30; 50) über den betreffenden Anschlußflecken, um dadurch die genannten klebrig gebliebenen Bereiche elektrisch leitend zu machen;

d) Ausrichten der Anschlußflecken (13, 16) der genannten Substrate (11, 10) relativ zueinander und

e) Aneinanderdrücken der beiden Substrate



- (11, 10) derart, daß die genannten elektrisch leitfähigen klebrigen Bereiche oberhalb der betreffenden Anschlußflecken (13, 16) des der selektiven Bestrahlung unterworfenen mindestens einen Substrats gegen die Anschlußflecken des anderen Substrats gedrückt werden, um dadurch die Anschlußflecken (16) des Halbleiterchip- oder Halbleiterwafersubstrats (10) und die Anschlußflecken (13) des Trägerplattensubstrats (11) derart elektrisch aneinander anzuschließen, daß eine elektrisch leitende und mechanisch feste Verbindung zwischen den Trägeranschlußflecken (13) und den Chipanschlußflecken (16) gebildet wird.
18. Verfahren nach einem der Ansprüche 1 bis 17, dadurch gekennzeichnet, daß die genannte Klebeschicht ein Material enthält, welches unter der Einwirkung von Strahlungsenergie trocknet oder aushärtet und welches in ungehärtetem Zustand und oberhalb der genannten Anschlußflecken die Eigenschaft hat, die Wanderung bzw. das Eindringen des genannten elektrisch leitfähigen Pulvers durch die Schicht hindurch zu begünstigen, um dadurch die genannten Bereiche elektrisch leitend zu machen.
19. Verfahren nach Anspruch 18, dadurch gekennzeichnet, daß die genannte Strahlungsenergie ultraviolette Licht enthält.
20. Zusammengesetzte hybride Halbleiterstruktur mit einem Trägerplattensubstrat (11), einer Vielzahl von Trägeranschlußflecken (13) auf einer Oberfläche des genannten Trägerplattensubstrats (11), einem Halbleiterchip- oder Halbleiterwafersubstrat (10), einer Vielzahl von Chipanschlußflecken (16) auf einer Oberfläche des genannten Halbleiterchip- oder Halbleiterwafersubstrats (10), gekennzeichnet durch eine Schicht (30, 50) aus einem Kleber auf mindestens einem der genannten Substrate (10, 11), die durch in ihr über den Anschlußflecken (13, 16) verteiltes elektrisch leitfähiges Pulver in diesen Bereichen elektrisch leitend gemacht ist, wobei die genannten Substrate (10, 11) mit den genannten Anschlußflecken (13, 16) einander gegenüberliegend und in elektrisch leitender Verbindung durch den genannten elektrisch leitenden Kleber miteinander in Verbindung gebracht sind.
21. Struktur nach Anspruch 20, dadurch gekennzeichnet, daß sie des weiteren eine Passivierungsschicht (28, 40) enthält, die auf der Oberfläche mindestens eines der beiden genannten Substrate (10, 11) unterhalb der getrockneten, gehärteten isolierenden Klebeschicht (30, 50) gebildet ist.
22. Struktur nach Anspruch 20, dadurch gekennzeichnet, daß sie des weiteren Leiterbahnen (26, 27, 14) enthält, die auf der Oberfläche mindestens eines der beiden genannten Substrate (10, 11) verlegt und unterhalb der genannten getrockneten, gehärteten elektrisch isolierenden Klebeschicht (30, 50) gebildet sind.
23. Struktur nach Anspruch 22, dadurch gekennzeichnet, daß sie des weiteren eine Passivierungsschicht (28, 40) enthält, die auf der Oberfläche mindestens eines der genannten Substrate (10, 11) und über die Leiterbahnen (26, 27, 14) auf dem genannten mindestens einen Substrat (10, 11) aufgebracht ist, wobei das getrocknete, gehärtete elektrisch isolierende Material (30, 50) auf die genannte Passivierungsschicht (28, 40) aufgebracht ist.
24. Struktur nach Anspruch 20, dadurch gekennzeichnet, daß das genannte Trägerplattensubstrat (11) mindestens eines der Materialien Aluminiumoxid ( $\text{Al}_2\text{O}_3$ ), Aluminiumnitrid (AlN), Glas, Silizium enthält.
25. Struktur nach Anspruch 20, dadurch gekennzeichnet, daß sie des weiteren eine Schicht (13', 16') aus einem Verstärkungsmaterial enthält, die auf die genannten Anschlußflecken (13, 16) aufgebracht ist, wobei die Schicht aus dem Verstärkungsmaterial mindestens eines der Materialien Nickel, Silber, Gold enthält.
26. Struktur nach Anspruch 21, dadurch gekennzeichnet, daß sie des weiteren eine Schicht (13', 16') aus einem Verstärkungsmaterial enthält, die auf die genannten Anschlußflecken (13, 16) aufgebracht ist, wobei die Schicht aus dem Verstärkungsmaterial mindestens eines der Materialien Nickel, Silber, Gold enthält und wobei das genannte Verstärkungsmaterial über die genannte Passivierungsschicht (28, 40) hinausragt.
27. Struktur nach Anspruch 20, dadurch gekennzeichnet, daß die Vielzahl der Anschlußflecken auf dem genannten mindestens einen Substrat Abstandstoleranzen haben, die höchstens  $20\text{ }\mu\text{m}$  betragen.

Hierzu 2 Seite(n) Zeichnungen

FIG. 4

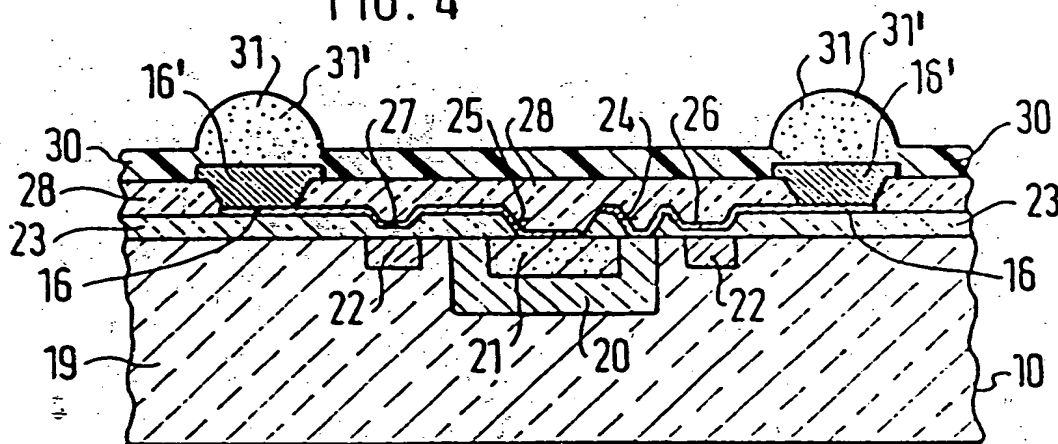


FIG. 5

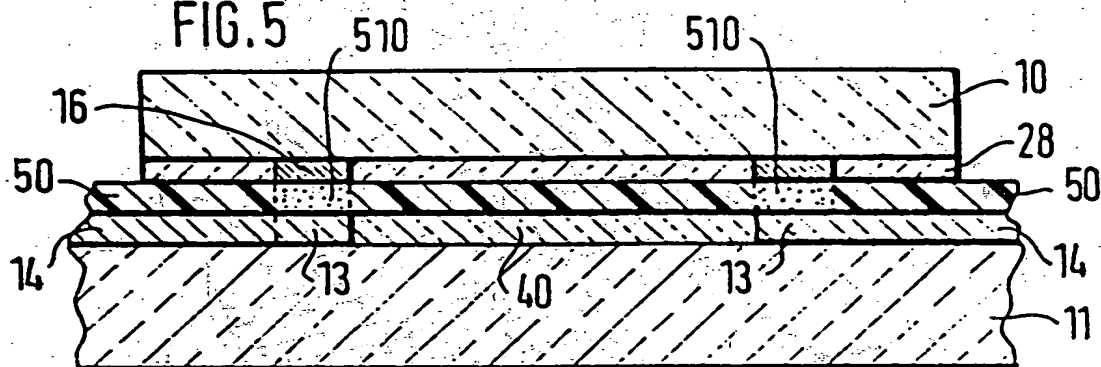


FIG. 6

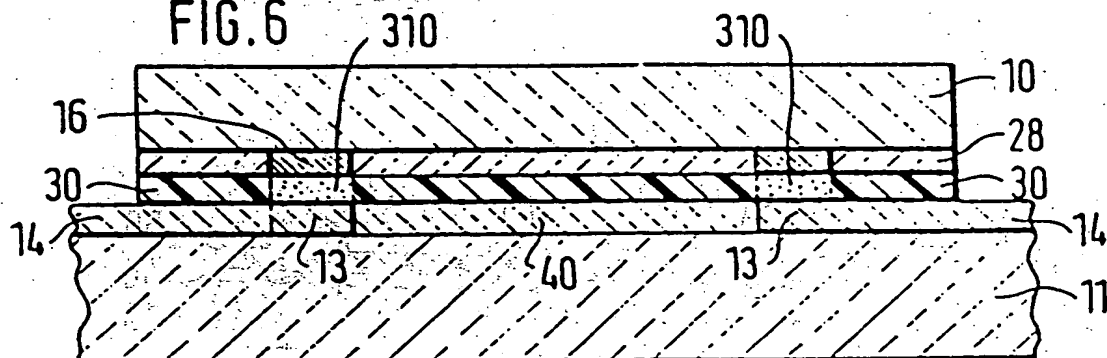


FIG. 1

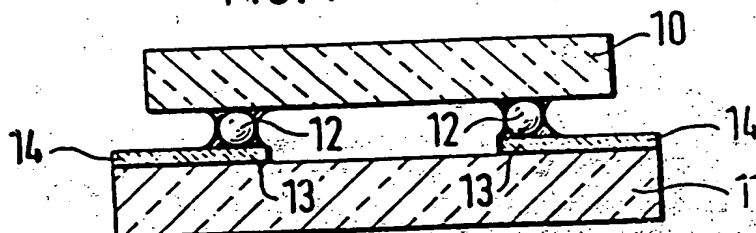


FIG. 2

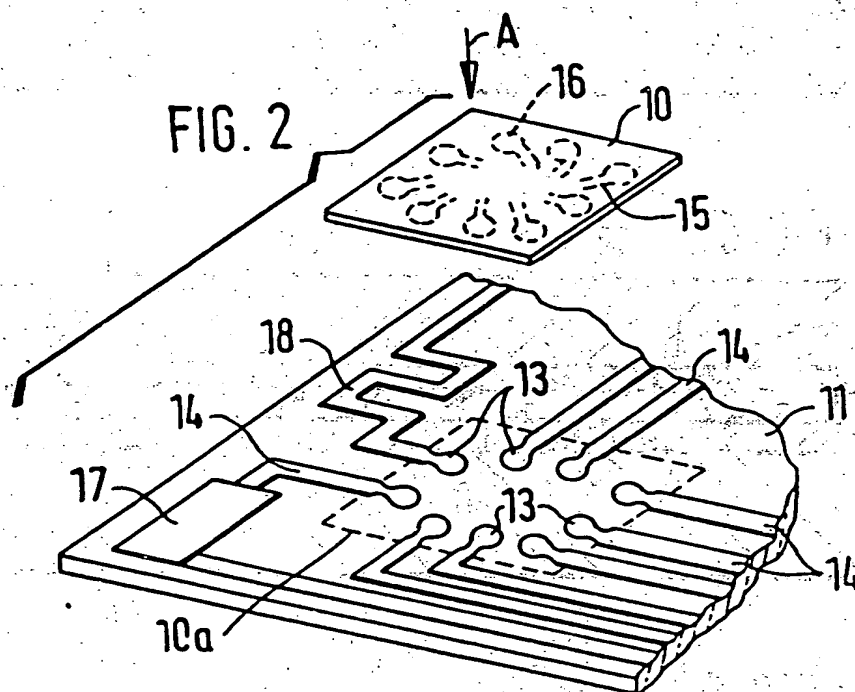


FIG. 3

